

## Patent Abstracts of Japan

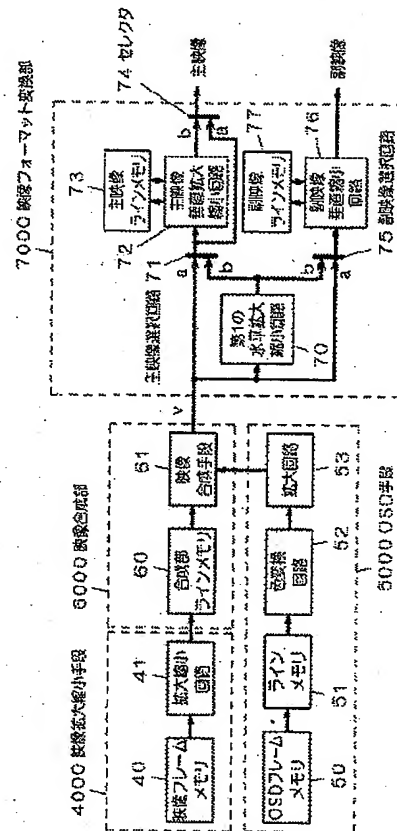
PUBLICATION NUMBER : 2004040696  
 PUBLICATION DATE : 05-02-04  
 APPLICATION DATE : 08-07-02  
 APPLICATION NUMBER : 2002198396

APPLICANT : MATSUSHITA ELECTRIC IND CO LTD;

INVENTOR : KURITA NAOKI;

INT.CL. : H04N 5/66 G09G 5/00 G09G 5/36  
 G09G 5/391 H04N 5/262 H04N 5/278  
 H04N 7/01

TITLE : VIDEO IMAGE FORMAT CONVERTING  
 APPARATUS AND DIGITAL  
 BROADCASTING RECEIVING  
 APPARATUS



ABSTRACT : PROBLEM TO BE SOLVED: To provide an inexpensive video format converting apparatus and a digital broadcasting receiving apparatus using the same in which large circuits such as a filter circuit, a memory and the like are reduced in the number of circuits.

SOLUTION: Based upon a terminal specification of a main video output and combination of video sources in the case of not performing a video format conversion, the case of outputting after down converting and the case of outputting after up converting, operations of a video expanding/reducing means 4000 and a first horizontal expanding/reducing circuit 70 are selectively used so that one horizontal expanding/reducing circuit performs horizontal expanding/reducing processings of both the main video output and a sub video output.

COPYRIGHT: (C)2004,JPO

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-40696

(P2004-40696A)

(43) 公開日 平成16年2月5日(2004.2.5)

(51) Int. Cl.<sup>7</sup>

H04N 5/66  
G09G 5/00  
G09G 5/36  
G09G 5/391  
H04N 5/262

F1

H04N 5/66 D  
G09G 5/00 530M  
H04N 5/262  
H04N 5/278  
H04N 7/01 Z

テーマコード (参考)

5C023  
5C058  
5C063  
5C082

審査請求 未請求 請求項の数 4 O-L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2002-198396(P2002-198396)  
(22) 出願日 平成14年7月8日(2002.7.8)

(71) 出願人 000005821  
松下電器産業株式会社  
大阪府門真市大字門真1006番地  
(74) 代理人 100097445  
弁理士 岩橋 文雄  
(74) 代理人 100103355  
弁理士 坂口 智康  
(74) 代理人 100109667  
弁理士 内藤 浩樹  
(72) 発明者 長谷川 隆朗  
大阪府門真市大字門真1006番地 松下  
電器産業株式会社内  
(72) 発明者 栗田 尚希  
大阪府門真市大字門真1006番地 松下  
電器産業株式会社内

最終頁に続く

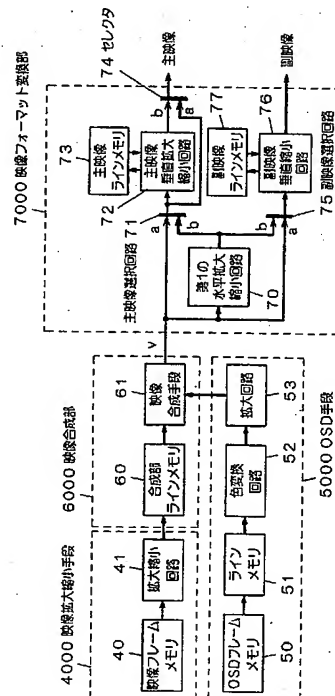
(54) 【発明の名称】 映像フォーマット変換装置及びデジタル放送受信装置

## (57) 【要約】

【課題】 フィルタ回路、メモリ等の大きな回路を削減し、安価な映像フォーマット変換装置及びこれを用いたデジタル放送受信装置を提供する。

【解決手段】 主映像出力の端子仕様、映像ソースの組み合わせに基づき、映像フォーマット変換を行わない場合、ダウンコンバートして出力する場合、アップコンバートして出力する場合に応じて、映像拡大縮小手段4000、第1の水平拡大縮小回路70の動作を使い分けることにより、1つの水平拡大縮小回路により、主映像出力、副映像出力の両方の水平拡大縮小処理を行う。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

入力されたデジタル映像信号を拡大縮小する映像拡大縮小手段と、文字図形情報を生成する OSD 手段と、前記映像拡大縮小手段の出力を一時記憶する合成部ラインメモリと、前記合成部ラインメモリの出力と前記 OSD 手段の出力とを合成する映像合成手段と、前記映像合成手段の出力について水平拡大縮小処理を行う第 1 の水平拡大縮小回路と、前記映像合成手段の出力と前記第 1 の水平拡大縮小回路の出力との何れかを選択する主映像選択回路と、前記主映像選択回路の出力について主映像出力用の垂直処理を行う主映像垂直拡大縮小回路と、前記主映像垂直拡大縮小回路において使用される信号を一時記憶しておく主映像ラインメモリと、前記映像合成手段の出力と前記第 1 の水平拡大縮小回路の出力との何れかを選択する副映像選択回路と、前記副映像選択回路の出力について副映像出力用の垂直処理を行う副映像垂直縮小回路と、前記副映像垂直縮小回路において使用される信号を一時記憶しておく副映像ラインメモリとを備えた映像フォーマット変換装置。

10

## 【請求項 2】

入力されたデジタル映像信号を拡大縮小する映像拡大縮小手段と、文字図形情報を生成する OSD 手段と、前記映像拡大縮小手段の出力を一時記憶する合成部ラインメモリと、前記合成部ラインメモリの出力と前記 OSD 手段の出力とを合成する映像合成手段と、前記合成部ラインメモリの出力と前記映像合成手段の出力との何れかを選択する第 1 の合成部選択回路及び第 2 の合成部選択回路と、前記第 1 の合成部選択回路の出力及び前記第 2 の合成部選択回路の出力について時分割で主映像出力用の信号と副映像用の信号を切り替える主副映像信号選択回路を有し水平拡大縮小処理を行う第 2 の水平拡大縮小回路と、前記第 1 の合成部選択回路の出力と前記第 2 の水平拡大縮小回路の出力との何れかを選択する主映像選択回路と、前記主映像選択回路の出力について主映像出力用の垂直処理を行う主映像垂直拡大縮小回路と、前記主映像垂直拡大縮小回路において使用される信号を一時記憶しておく主映像ラインメモリと、前記第 2 の合成部選択回路の出力と前記第 2 の水平拡大縮小回路の出力との何れかを選択する副映像選択回路と、前記副映像選択回路の出力について副映像出力用の垂直処理を行う副映像垂直縮小回路と、前記副映像垂直縮小回路において使用される信号を一時記憶しておく副映像ラインメモリとを備えた映像フォーマット変換装置。

20

## 【請求項 3】

入力されたデジタル映像信号を拡大縮小する映像拡大縮小手段と、文字図形情報を生成する OSD 手段と、前記映像拡大縮小手段の出力を一時記憶し後述する主映像垂直拡大縮小回路において使用される信号を一時記憶する統合ラインメモリと、前記統合ラインメモリを管理するメモリ制御回路と、前記統合ラインメモリの出力と前記 OSD 手段の出力とを合成する映像合成手段と、前記統合ラインメモリの出力と前記映像合成手段の出力との何れかを選択する第 1 の合成部選択回路及び第 2 の合成部選択回路と、前記第 1 の合成部選択回路の出力と後述する主映像垂直拡大縮小回路の出力との何れかを選択する入力選択回路と、前記入力選択回路の出力及び前記第 2 の合成部選択回路の出力について時分割で主映像出力用の信号と副映像用の信号を切り替える主副映像信号選択回路を有し水平拡大縮小処理を行う第 2 の水平拡大縮小回路と、前記第 1 の合成部選択回路の出力と前記第 2 の水平拡大縮小回路の出力との何れかを選択する主映像選択回路と、前記主映像選択回路の出力について主映像出力用の垂直処理を行う主映像垂直拡大縮小回路と、前記第 2 の合成部選択回路の出力と前記第 2 の水平拡大縮小回路の出力との何れかを選択する副映像選択回路と、前記副映像選択回路の出力について副映像出力用の垂直処理を行う副映像垂直縮小回路と、前記副映像垂直縮小回路において使用される信号を一時記憶しておく副映像ラインメモリとを備えた映像フォーマット変換装置。

30

40

## 【請求項 4】

デジタル放送の電波を受信するアンテナの出力を復調処理するチューナー部と、前記チューナー部の出力をデジタル音声信号及びデジタル映像信号にデコードする AV デコーダと、前記 AV デコーダの出力を入力する請求項 1、2 又は 3 記載の映像フォーマット変換装

50

置を備えたデジタル放送受信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数の映像フォーマットの映像を入力し、複数の映像フォーマットを切り替えて出力可能な主映像出力と、従来方式の映像フォーマットを出力可能な副映像出力を有する映像フォーマット変換装置に関する。

【0002】

【従来の技術】

近年、テレビジョン放送のデジタル化が進められており、日本において放送されている、  
BSデジタル放送、CSデジタル放送は、図6に示すような、1080i、720P、4  
80P、480iの4種類の映像フォーマットで放送されている。ここで図6はBS/CS  
デジタル放送で放送される映像フォーマットの仕様を示す表である。この放送を受信す  
るデジタル放送受信装置の形態がセットトップボックス(STB)の場合、高精細表示対  
応の表示装置と接続する端子として、D端子と呼ばれるYPbPrコンポーネント入出力  
が規格化されており(EIAJ CP-412.0)、入出力可能な映像フォーマットに  
応じて図7のようにD1ないしD5端子まで区別され、放送フォーマットとして使用されて  
いない1080Pにまで対応するD5端子を除く、D1ないしD4端子が一般的に使用され  
ている。ここで図7はD端子の仕様を示す表である。

【0003】

また、アナログ高精細放送を受信可能なテレビジョンには、1080iのYPbPr信号  
のみを入力、表示することが出来るものがある。STBでは、これら接続する表示装置の  
入力仕様に合わせて、映像フォーマットを変換して出力する必要がある。さらに、STB  
としては、NTSC等の従来方式に対応したテレビジョンや録画装置と接続するために、  
放送される映像フォーマットに関わらず、すべて480iで出力する端子も通常持ち合  
わせている。

【0004】

図8は、従来の映像フォーマット変換装置を含むデジタル放送受信装置(STB)の構成  
を示すブロック図である。図8に示すデジタル放送受信装置800は、チューナー部2、  
AV(オーディオ・ビデオ)デコーダ3、映像フォーマット変換装置100、主映像出力  
部9、副映像出力部10、音声出力部11を含む。映像フォーマット変換装置100は映  
像拡大縮小手段4000、OSD(On Screen Display)手段5000  
、映像合成部6、主映像フォーマット変換部7、副映像フォーマット変換部8を有する。

【0005】

以上のように構成された従来の映像フォーマット変換装置の動作について、以下に説明す  
る。チューナー部2は、デジタル放送の電波を受信するアンテナ1で受信されたIF信号  
を受け、復調処理等を行い、トランスポートストリームTSをAVデコーダ3へ出力する  
。AVデコーダ3は、トランスポートストリームTSをデコードして、デジタル音声信号  
AD及びデジタル映像信号VDを出力する。デジタル音声信号ADは、音声出力部11に  
おいてアナログ音声信号に変換され出力される。

【0006】

映像拡大縮小手段4000は、AVデコーダ3の出力VDを受け、データ放送規格等によ  
り定義された所定の大きさの映像に拡大あるいは縮小する。OSD手段5000は、デー  
タ放送等により定義された、所定の文字図形等を生成する。映像合成部6は、映像拡大縮  
小手段4000から出力された映像と、OSD手段5000から出力されたOSD画像と  
を、OSD画像に含まれる $\alpha$ 値(合成値)に従って $\alpha$ 合成を行い、合成した映像を出力す  
る。主映像フォーマット変換部7は、映像合成部6から出力された映像を、主映像出力に  
接続される表示装置の仕様に依りて、所定の解像度のデジタル映像信号に変換する。主  
映像出力部9は、主映像フォーマット変換部7で変換された映像を受け、アナログ主映像信  
号として出力する。副映像フォーマット変換部8は、映像合成部6から出力された映像を

10

20

30

40

50

、NTSC等の従来の放送方式に適合するデジタル映像信号に変換する。副映像出力部10は、副映像フォーマット変換部8で変換された映像を受け、NTSC等の従来の放送方式に対応する表示装置に表示可能なアナログ映像信号に変換して出力する。

#### 【0007】

次に、主映像フォーマット変換部7について詳細に説明する。図9は、主映像フォーマット変換部7の構成を示すブロック図である。主映像フォーマット変換部7は、水平拡大縮小回路12と垂直拡大縮小回路13から構成され、それぞれ積和演算によるデジタルフィルタ処理が行われる。水平 $n$ タップ、垂直 $m$ タップの場合、水平拡大縮小回路12では、 $n$ 個の乗算器、1個の $n$ 入力加算器、垂直拡大縮小回路13では、 $m$ 個の乗算器、1個の $m$ 入力加算器、 $m-1$ 個のラインメモリが必要となる。副映像フォーマット変換部8についても、主映像フォーマット変換部7と同様の回路構成となる。

10

#### 【0008】

##### 【発明が解決しようとする課題】

しかしながら上記の従来の構成では、接続する表示装置に合わせて480i、480P、1080i、720Pを切り替えて出力可能な主映像出力と、NTSC等の従来の放送方式に基づき480i固定で出力する副映像出力とを有するSTBにおいて、主映像フォーマット変換部7及び副映像フォーマット変換部8では、両出力の映像を得るために個々に水平拡大縮小回路12及び垂直拡大縮小回路12を有する必要がある、回路コストが増大するという問題点を有していた。

#### 【0009】

本発明は上記従来の問題点を解決するもので、フィルタ処理用演算器、メモリ等の大きな回路を削減し、安価な映像フォーマット変換装置及びこれを用いたデジタル放送受信装置を提供することを目的とする。

20

#### 【0010】

##### 【課題を解決するための手段】

この目的を達成するために本発明の映像フォーマット変換装置及びデジタル放送受信装置は、下記構成を有している。

#### 【0011】

##### (1) 第1の発明

第1の発明に係る映像フォーマット変換装置は、入力されたデジタル映像信号を拡大縮小する映像拡大縮小手段と、文字図形情報を生成するOSD手段と、前記映像拡大縮小手段の出力を一時記憶する合成部ラインメモリと、前記合成部ラインメモリの出力と前記OSD手段の出力とを合成する映像合成手段と、前記映像合成手段の出力について水平拡大縮小処理を行う第1の水平拡大縮小回路と、前記映像合成手段の出力と前記第1の水平拡大縮小回路の出力との何れかを選択する主映像選択回路と、前記主映像選択回路の出力について主映像出力用の垂直処理を行う主映像垂直拡大縮小回路と、前記主映像垂直拡大縮小回路において使用される信号を一時記憶しておく主映像ラインメモリと、前記映像合成手段の出力と前記第1の水平拡大縮小回路の出力との何れかを選択する副映像選択回路と、前記副映像選択回路の出力について副映像出力用の垂直処理を行う副映像垂直縮小回路と、前記副映像垂直縮小回路において使用される信号を一時記憶しておく副映像ラインメモリとを備えるものである。

30

40

#### 【0012】

##### (2) 第2の発明

第2の発明に係る映像フォーマット変換装置は、入力されたデジタル映像信号を拡大縮小する映像拡大縮小手段と、文字図形情報を生成するOSD手段と、前記映像拡大縮小手段の出力を一時記憶する合成部ラインメモリと、前記合成部ラインメモリの出力と前記OSD手段の出力とを合成する映像合成手段と、前記合成部ラインメモリの出力と前記映像合成手段の出力との何れかを選択する第1の合成部選択回路及び第2の合成部選択回路と、前記第1の合成部選択回路の出力及び前記第2の合成部選択回路の出力について時分割で主映像出力用の信号と副映像用の信号を切り替える主副映像信号選択回路を有し水平拡大

50

縮小処理を行う第2の水平拡大縮小回路と、前記第1の合成部選択回路の出力と前記第2の水平拡大縮小回路の出力との何れかを選択する主映像選択回路と、前記主映像選択回路の出力について主映像出力用の垂直処理を行う主映像垂直拡大縮小回路と、前記主映像垂直拡大縮小回路において使用される信号を一時記憶しておく主映像ラインメモリと、前記第2の合成部選択回路の出力と前記第2の水平拡大縮小回路の出力との何れかを選択する副映像選択回路と、前記副映像選択回路の出力について副映像出力用の垂直処理を行う副映像垂直縮小回路と、前記副映像垂直縮小回路において使用される信号を一時記憶しておく副映像ラインメモリとを備えるものである。

【0018】

(3) 第3の発明

第3の発明に係る映像フォーマット変換装置は、入力されたデジタル映像信号を拡大縮小する映像拡大縮小手段と、文字図形情報を生成するOSD手段と、前記映像拡大縮小手段の出力を一時記憶し後述する主映像垂直拡大縮小回路において使用される信号を一時記憶する統合ラインメモリと、前記統合ラインメモリを管理するメモリ制御回路と、前記統合ラインメモリの出力と前記OSD手段の出力とを合成する映像合成手段と、前記統合ラインメモリの出力と前記映像合成手段の出力との何れかを選択する第1の合成部選択回路及び第2の合成部選択回路と、前記第1の合成部選択回路の出力と後述する主映像垂直拡大縮小回路の出力との何れかを選択する入力選択回路と、前記入力選択回路の出力及び前記第2の合成部選択回路の出力について時分割で主映像出力用の信号と副映像用の信号を切り替える主副映像信号選択回路を有し水平拡大縮小処理を行う第2の水平拡大縮小回路と、前記第1の合成部選択回路の出力と前記第2の水平拡大縮小回路の出力との何れかを選択する主映像選択回路と、前記主映像選択回路の出力について主映像出力用の垂直処理を行う主映像垂直拡大縮小回路と、前記第2の合成部選択回路の出力と前記第2の水平拡大縮小回路の出力との何れかを選択する副映像選択回路と、前記副映像選択回路の出力について副映像出力用の垂直処理を行う副映像垂直縮小回路と、前記副映像垂直縮小回路において使用される信号を一時記憶しておく副映像ラインメモリとを備えるものである。

【0014】

(4) 第4の発明

第4の発明に係るデジタル放送受信装置は、デジタル放送の電波を受信するアンテナの出力を復調処理するチューナー部と、前記チューナー部の出力をデジタル音声信号及びデジタル映像信号にデコードするAVデコーダと、前記AVデコーダの出力を入力する第1の発明、第2の発明又は第3の発明に係る映像フォーマット変換装置を備えるものである。

【0015】

【発明の実施の形態】

以下、本発明に係る映像フォーマット変換装置として、デジタル放送受信装置に用いられる映像フォーマット変換装置について説明する。なお、本発明が適用される映像フォーマット変換装置は、この例に特に限定されず、入力の映像信号に対して、映像フォーマットを変換して出力するものであれば、他の映像フォーマット変換装置に同様に適用することができ、他の受信装置、映像再生装置等にも同様に用いることができる。

【0016】

(実施の形態1)

図1は、本発明の実施の形態1における映像フォーマット変換装置を含むデジタル放送受信装置の構成を示すブロック図である。図1に示すデジタル放送受信装置3000は、チューナー部2、映像フォーマット変換装置1000、主映像出力部9、副映像出力部10、音声出力部11とこれらの動作を制御する制御部(図示せず)を含む。映像フォーマット変換装置1000は、AVデコーダ3、映像拡大縮小手段4000、OSD手段5000、映像合成部6000、映像フォーマット変換部7000を有する。チューナー部2は、デジタル放送の電波を受信するアンテナ1で受信されたIF信号を受け、復調処理等を行い、トランスポートストリームTSをAVデコーダ3へ出力する。AVデコーダ3は、トランスポートストリームTSをデコードして、デジタル音声信号AD及びデジタル映像

10

20

30

40

50

信号VDを出力する。デジタル音声信号ADは、音声出力部11においてアナログ音声信号に変換され出力される。映像拡大縮小手段4000は、AVデコーダ8の出力VDを受け、データ放送規格等により定義された所定の大きさの映像に拡大あるいは縮小する。OSD手段5000は、データ放送等により定義された所定の文字図形等生成する。映像合成部6000は、映像拡大縮小手段4000から出力された映像と、OSD手段5000から出力されたOSD画像とを、OSD画像に含まれる $\alpha$ 値(合成値)に従って $\alpha$ 合成を行い、合成した映像を出力する。映像フォーマット変換部7000は、映像合成部6000から出力された映像を、主映像出力に接続される表示装置の仕様に依りて、所定の解像度のデジタル映像信号に変換するとともに、映像合成部6000から出力された映像を、NTSC等の従来の放送方式に適合するデジタル映像信号に変換する。主映像出力部9は、映像フォーマット変換部7000で変換された映像を受け、アナログ主映像信号として出力する。副映像出力部10は、映像フォーマット変換部7000で変換された映像を受け、NTSC等の従来の放送方式に対応する表示装置に表示可能なアナログ映像信号に変換して出力する。

#### 【0017】

次に、図1に示す映像フォーマット変換装置1000について詳細に説明する。図2は本発明の実施の形態1における映像フォーマット変換装置1000の構成を示すブロック図である。映像拡大縮小手段4000においては、映像フレームメモリ40に格納されている、AVデコーダ8によりデコードされ格納されたデジタル映像データを読み出し、拡大縮小回路41により、データ放送規格等により定義された所定の大きさの映像に拡大あるいは縮小する。

#### 【0018】

OSD手段5000においては、以下の処理が行われる。OSDフレームメモリ50に格納されている文字図形データを読み出し画素単位での処理を行うために、いったんラインメモリ51に格納する。色変換回路52は、ラインメモリ51に格納されているデータを1画素ずつ読み出し、CLUT(カラーlookupアップテーブル)等により、映像データと同じYCbCr値と合成の比率を表す $\alpha$ 値に変換する。拡大回路53は、OSDデータの画素数を映像データの画素数に合わせるため、2度振り等の処理を行う。OSDの解像度は、BS/CSデジタル放送のデータ放送運用規定により定められており、1080i、720Pの場合は960画素×540ライン、480i、480Pの場合は720画素×480ラインである。

#### 【0019】

映像合成部6000においては、以下の処理が行われる。拡大縮小回路41から出力された映像データは、画素単位での処理を行うために、いったん合成部ラインメモリ60に格納される。映像合成手段61は、合成部ラインメモリ60から読み出した映像データと、拡大回路53から出力される文字図形データを、文字図形データに含まれる $\alpha$ 値に基づいて $\alpha$ 合成を行い、映像フォーマット変換部7000に出力する。

#### 【0020】

映像フォーマット変換部7000は、映像合成部6000の出力Vを受け水平方向の拡大または縮小を行う第1の水平拡大縮小回路70、映像合成手段61の出力Vが、第1の水平拡大縮小回路70の出力かを選択する主映像選択回路71、主映像選択回路71の出力を受け垂直方向の拡大または縮小を行う主映像垂直拡大縮小回路72、主映像垂直拡大縮小回路72において使用されるデータを一時的に格納しておく主映像ラインメモリ73、主映像選択回路71の出力が、主映像垂直拡大縮小回路72の出力かを選択するセレクタ74、映像合成部6000の出力Vが、第1の水平拡大縮小回路70の出力かを選択する副映像選択回路75、副映像選択回路75の出力を受け垂直方向の縮小を行う副映像垂直縮小回路76、副映像垂直縮小回路76において使用されるデータを一時的に格納しておく副映像ラインメモリ77から構成される。

#### 【0021】

以下その動作について説明する。制御部(図示せず)により前記各回路を制御することにより



より、主映像出力として、D1出力、D2出力、D3出力、D4出力、D5出力、1080i固定出力、副映像出力として480i固定出力を以下のようにして実現できる。

#### 【0022】

主映像出力からD4端子あるいはD5端子として出力する場合は、以下のような動作となるよう各回路を制御する。主映像出力と接続する表示装置は、480i、480P、1080i、720Pすべての映像フォーマットを表示することができるので、主映像選択回路71の入力a、セレクタ74の入力aを選択して、映像合成部6000の出力Vをそのまま主映像出力として出力する。副映像出力用の処理には、副映像選択回路75の入力bを選択し、第1の水平拡大縮小回路70を使用する。映像ソースが480iの場合は、入力画素数720、フィールドあたりの走直線数240に対して第1の水平拡大縮小回路70は等倍、副映像垂直縮小回路76は等倍で動作させる。映像ソースが480Pの場合は、入力画素数720、走直線数480に対して第1の水平拡大縮小回路70は等倍、副映像垂直縮小回路76は1/2倍で動作させる。映像ソースが1080iの場合は、入力画素数1920、フィールドあたりの走直線数540に対して第1の水平拡大縮小回路70は3/8倍、副映像垂直縮小回路76は4/9倍で動作させる。映像ソースが720Pの場合は、入力画素数1280、走直線数720に対して第1の水平拡大縮小回路70は9/16倍、副映像垂直縮小回路76は1/8倍で動作させる。こうすることにより、それぞれ480iの出力を得る。

10

#### 【0023】

なお、映像ソースが480P、480iの場合には、副映像選択回路75の入力aを選択して第1の水平拡大縮小回路70を使用しない方法により実現しても良い。

20

#### 【0024】

主映像出力からD3端子として出力する場合は、以下のような動作となるよう各回路を制御する。主映像出力と接続する表示装置は、480i、480P、1080iの映像を表示することができるので、映像ソースが480i、480P、1080iの場合には、主映像選択回路71の入力a、セレクタ74の入力aを選択して、映像合成部6000の出力Vをそのまま主映像出力に出力する。映像ソースが720Pのときには、拡大縮小回路41において、データ放送等で指定される拡大縮小処理に加えて、1080iへの変換を合わせて行う。すなわち、たとえばデータ放送として映像を3/4に縮小して表示するよう指定されている場合は、水平画素数 $1920 \times (3/4) = 1440$ 画素、走直線数 $540 \times (3/4) = 405$ 本に変換することになるので、入力画素数1280に対して9/8倍、入力走直線数720に対して9/16倍の拡大縮小を行う。副映像出力用の処理には、副映像選択回路75の入力bを選択して第1の水平拡大縮小回路70を使用する。映像ソースが480iの場合は、入力画素数720、フィールドあたりの走直線数240に対して第1の水平拡大縮小回路70は等倍、副映像垂直縮小回路76は等倍で動作させる。映像ソースが480Pの場合は、入力画素数720、走直線数480に対して第1の水平拡大縮小回路70は等倍、副映像垂直縮小回路76は1/2倍で動作させる。映像ソースが1080iあるいは720Pの場合は、入力画素数1920、フィールドあたりの走直線数540に対して第1の水平拡大縮小回路70は3/8倍、副映像垂直縮小回路76は4/9倍で動作させる。こうすることにより、それぞれ480iの出力を得る。

30

40

#### 【0025】

なお、映像ソースが480P、480iの場合には、副映像選択回路75の入力aを選択して第1の水平拡大縮小回路70を使用しない方法により実現しても良い。

#### 【0026】

主映像出力からD2端子として出力する場合は、以下のような動作となるよう各回路を制御する。主映像出力用の処理には、主映像選択回路71の入力b、セレクタ74の入力bを選択して第1の水平拡大縮小回路70、主映像垂直拡大縮小回路72、主映像ラインメモリ73を使用する。第1の水平拡大縮小回路70は、副映像側と共通で使用する。映像ソースが480iの場合は、入力画素数720、フィールドあたりの走直線数240に対して第1の水平拡大縮小回路70は等倍、主映像垂直拡大縮小回路72は等倍で動作させ

50



て480iの出力を得る。映像ソースが480Pの場合は、入力画素数720、走査線数480に対して第1の水平拡大縮小回路70は等倍、主映像垂直拡大縮小回路72は等倍で動作させ、映像ソースが1080iの場合は、入力画素数1920、フィールドあたりの走査線数540に対して第1の水平拡大縮小回路70は3/8倍、主映像垂直拡大縮小回路72は8/9倍で動作させ、映像ソースが720Pの場合は、入力画素数1280、走査線数720に対して第1の水平拡大縮小回路70は9/16倍、主映像垂直拡大縮小回路72は2/3倍で動作させ、それぞれ480Pの出力を得る。

#### 【0027】

なお、映像ソースが480P、480iの場合には、主映像選択回路71の入力aを選択して第1の水平拡大縮小回路70を使用しない方法により実現しても良い。セレクタ74についても、同様に入力aを選択して主映像垂直拡大縮小回路72を使わない方法により実現しても良い。

#### 【0028】

副映像出力用の処理には、副映像選択回路75の入力bを選択して第1の水平拡大縮小回路70を使用する。映像ソースが480iの場合は、入力画素数720、フィールドあたりの走査線数240に対して第1の水平拡大縮小回路70は等倍、副映像垂直縮小回路76は等倍で動作させ、映像ソースが480Pの場合は、入力画素数720、走査線数480に対して第1の水平拡大縮小回路70は等倍、副映像垂直縮小回路76は1/2倍で動作させ、映像ソースが1080iの場合は、入力画素数1920、フィールドあたりの走査線数540に対して第1の水平拡大縮小回路70は3/8倍、副映像垂直縮小回路76は8/9倍で動作させ、映像ソースが720Pの場合は、入力画素数1280、走査線数720に対して第1の水平拡大縮小回路70は9/16倍、副映像垂直縮小回路76は2/3倍で動作させることにより、それぞれ480iによる出力を得る。

#### 【0029】

なお、映像ソースが480P、480iの場合には、副映像選択回路75の入力aを選択して第1の水平拡大縮小回路70を使わない方法により実現しても良い。

#### 【0030】

主映像出力からD1端子として出力する場合は、以下のような動作となるよう各回路を制御する。主映像出力用の処理には、主映像選択回路71の入力b、セレクタ74の入力bを選択して第1の水平拡大縮小回路70、主映像垂直拡大縮小回路72、主映像ラインメモリ78を使用する。水平拡大縮小回路70は、副映像出力用の処理と共通で使用する。映像ソースが480iの場合は、入力画素数720、フィールドあたりの走査線数240に対して第1の水平拡大縮小回路70は等倍、主映像垂直拡大縮小回路72は等倍で動作させ、映像ソースが480Pの場合は、入力画素数720、走査線数480に対して第1の水平拡大縮小回路70は等倍、主映像垂直拡大縮小回路72は1/2倍で動作させ、映像ソースが1080iの場合は、入力画素数1920、フィールドあたりの走査線数540に対して第1の水平拡大縮小回路70は3/8倍、主映像垂直拡大縮小回路72は8/9倍で動作させ、映像ソースが720Pの場合は、入力画素数1280、走査線数720に対して第1の水平拡大縮小回路70は9/16倍、主映像垂直拡大縮小回路72は2/3倍で動作させ、それぞれ480Pの出力を得る。

#### 【0031】

なお、映像ソースが480P、480iの場合には、主映像選択回路71については、a側を選択して第1の水平拡大縮小回路70を使わない方法も考えられる。映像ソースが480iの場合にはセレクタ74についても同様にa側を選択して主映像垂直拡大縮小回路72を使わない方法も考えられる。

#### 【0032】

副映像出力用の処理には、副映像選択回路75の入力bを選択して第1の水平拡大縮小回路70を前述の通り主映像出力用の処理と共通で使用する。映像ソースが480iの場合は、入力画素数720、フィールドあたりの走査線数240に対して第1の水平拡大縮小回路70は等倍、副映像垂直縮小回路76は等倍で動作させ、映像ソースが480Pの場

10

20

30

40

50

合は、入力画素数720、走直線数480に対して第1の水平拡大縮小回路70は等倍、副映像垂直縮小回路76は1/2倍で動作させ、映像ソースが1080iの場合は、入力画素数1920、フィールドあたりの走直線数540に対して第1の水平拡大縮小回路70は3/8倍、副映像垂直縮小回路76は8/9倍で動作させ、映像ソースが720Pの場合は、入力画素数1280、走直線数720に対して第1の水平拡大縮小回路70は9/16倍、副映像垂直縮小回路76は2/3倍で動作させることにより、それぞれ480iによる出力を得る。

#### 【0083】

なお、映像ソースが480P、480iの場合には、副映像選択回路75の入力aを選択して第1の水平拡大縮小回路70を使用しない方法により実現しても良い。

10

#### 【0084】

主映像出力から1080i固定で出力する場合は、以下のような動作となるよう各回路を制御する。映像ソースが1080iの場合には、主映像選択回路71の入力a、セレクタ74の入力aを選択して、映像合成部6000の出力Vをそのまま主映像出力に出力し、1080iの出力を得る。副映像出力用の処理には、副映像選択回路75の入力bを選択し、入力画素数1920、フィールドあたりの走直線数540に対して第1の水平拡大縮小回路70は3/8倍、副映像垂直縮小回路76は4/9倍で動作させることにより、480iの出力を得る。

#### 【0085】

映像ソースが720Pの場合には、拡大縮小回路41において、データ放送等で指定される拡大縮小処理に加えて、1080iへの変換を合わせて行い、映像拡大縮小手段4000の出力において1080iに変換する。映像フォーマット変換部7000における動作は映像ソースが1080iのときと同じ動作とし、主映像出力として1080iの出力、副映像出力として480iの出力を得る。

20

#### 【0086】

映像ソースが480Pの場合、主映像出力用の処理には主映像選択回路71の入力b、セレクタ74のb側の入力を選択して第1の水平拡大縮小回路70、主映像垂直拡大縮小回路72、主映像ラインメモリ73を使用し、入力画素数720、フィールドあたりの走直線数480に対して第1の水平拡大縮小回路70は8/3倍、主映像垂直拡大縮小回路72は9/8倍で動作させ、主映像出力として1080iの出力を得る。副映像出力用の処理には、副映像選択回路75の入力aを選択して、映像合成部6000の出力Vを直接副映像垂直縮小回路76に入力し、副映像垂直縮小回路76は1/2倍で動作させることにより、480iの出力を得る。

30

#### 【0087】

映像ソースが480iの場合、主映像用の処理には、主映像選択回路71の入力b、セレクタ74の入力bを選択して第1の水平拡大縮小回路70、主映像垂直拡大縮小回路72、主映像ラインメモリ73を使用し、入力画素数720、フィールドあたりの走直線数240に対して第1の水平拡大縮小回路70は8/3倍、主映像垂直拡大縮小回路72は9/4倍で動作させ、主映像出力として1080iの出力を得る。副映像出力用の処理には、副映像選択回路75の入力aを選択して、映像合成部6000の出力Vを直接副映像垂直縮小回路76に入力し、副映像垂直縮小回路76は等倍で動作させることにより、480iの出力を得る。

40

#### 【0088】

なお、映像拡大縮小手段4において480Pへの変換を先に行い、OSDとの合成を行ってから、映像フォーマット変換部7では映像ソースが480Pの場合と同様の処理を行うことにより実現しても良い。

#### 【0089】

以上のように、1つの第1の水平拡大縮小回路70を用いて、主映像出力用、副映像出力用の映像フォーマット変換を行うことができるので、第1の水平拡大縮小回路70に係るフィルタ演算器等の回路構成を簡略化して回路コストを低減することができる。

50

## 【0040】

(実施の形態2)

図3は本発明の実施の形態2における映像フォーマット変換装置の構成を示すブロック図であり、映像拡大縮小手段4000、OSD手段5、映像合成部6001、映像フォーマット変換部7001の構成を示すブロック図である。

## 【0041】

実施の形態2と、実施の形態1とで異なる点は、映像合成部6000において、映像合成手段61の入力とその出力とのいずれかを選択し出力V1として出力する第1の合成部選択回路62aと、同じく映像合成手段61の入力とその出力とのいずれかを選択し出力V2として出力する第2の合成部選択回路63aが付加され、映像フォーマット変換部7000において第1の水平拡大縮小回路70が、V1、V2の2系統の映像データを入力して水平拡大縮小処理を行うことができる第2の水平拡大縮小回路70aに置き換えられた点であり、その他の点は図2における、映像拡大縮小手段4000、OSD手段5000、映像合成部6000、映像フォーマット変換部7000の構成と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

10

## 【0042】

図4は、第2の水平拡大縮小回路70a内部の詳細な構成を示すブロック図である。第2の水平拡大縮小回路70aは、V1から入力されたデータ列を保持するラッチ701、V2から入力されたデータ列を保持するラッチ702、ラッチ701に保持されているデータとラッチ702に保持されているデータのどちらかを選択する主副映像信号選択回路703、フィルタ処理を行う積和演算器704、V1から入力されたデータ列のフィルタ処理結果を保持するラッチ705、V2から入力されたデータ列のフィルタ処理結果を保持するラッチ706を含む。第2の水平拡大縮小回路70aは、主副映像信号選択回路703の制御方法により、3通りの動作が可能である。すなわち、主副映像信号選択回路703の入力aに固定することにより入力V1に対する水平拡大縮小処理を行うことができ、主副映像信号選択回路703の入力bに固定することにより入力V2に対する水平拡大縮小処理を行うことができ、主副映像信号選択回路703の入力を交互に切り替えて時分割で使用することにより、単位時間に処理可能な画素数は、前2者と比較して1/2になるが、入力V1とV2の両方に対する水平拡大縮小処理を行うことができる。

20

## 【0043】

主映像出力にはOSDを合成した画面を出力し、副映像出力にはOSDを合成しない画面を出力する場合には、第1の合成部選択回路62aの入力a、第2の合成部選択回路63aの入力bを選択することにより、映像合成部6001の出力V1はOSDを合成した信号、V2にはOSDを合成しない信号となる。

30

## 【0044】

また、主映像出力にはOSDを合成しない画面を出力し、副映像出力にはOSDを合成した画面を出力する場合には、第1の合成部選択回路62aの入力b、第2の合成部選択回路63aの入力aを選択することにより、映像合成部6001の出力V1はOSDを合成しない信号、V2にはOSDを合成した信号となる。

## 【0045】

主映像出力がD4あるいはD3出力の場合、または主映像出力がD2あるいはD1で映像ソースが480i、480Pの場合、または主映像出力が1080i固定で映像ソースが1080i、720Pの場合には、主映像選択回路71の入力a、副映像選択回路75の入力b、主副映像信号選択回路703の入力bを選択し、第2の水平拡大縮小回路70aは、副映像出力用の処理に使用する。

40

## 【0046】

主映像出力がD2あるいはD1で映像ソースが1080i、720Pの場合には、拡大縮小回路41において、データ放送等で指定される拡大縮小処理に加えて、全画面の場合の水平画素数が960画素となるように縮小する。すなわち、たとえば映像が1080iで、データ放送として映像を3/4に縮小して表示するよう指定されている場合は、(96

50

$0/1920) \times (3/4) = 3/8$  倍の縮小を行う。

【0047】

OSDについては、通常の1080iの場合、拡大回路53において水平960画素のデータに対して2度振りを行って水平1920画素とするが、この拡大処理を行わず、960画素のまま映像と合成する。

【0048】

さらに、主映像選択回路71の入力b、副映像選択回路75の入力bを選択し、主副映像信号選択回路703については、前述の通り、入力a、b側を交互に切り替えることにより、第2の水平拡大縮小回路70aを、主映像出力用、副映像出力用の両方の処理に使用する。

【0049】

主映像出力が1080i固定で映像ソースが480i、480Pの場合には、主映像選択回路71の入力b、副映像選択回路75の入力a、主副映像信号選択回路703の入力aを選択し、第2の水平拡大縮小回路70aは、主映像出力用の処理に使用する。

【0050】

以上のように、主映像出力用と副映像出力用の映像が異なる場合にも、1つの第2の水平拡大縮小回路70aを用いて、主映像出力用、副映像出力用の映像フォーマット変換を行うことができるので、第2の水平拡大縮小回路70aに係るフィルタ演算器等の回路構成を簡略化して回路コストを低減することができる。

【0051】

(実施の形態3)

図5は、本発明の実施の形態3における映像フォーマット変換装置の構成を示すブロック図であり、映像拡大縮小手段4000、OSD手段5000、映像合成部6002、映像フォーマット変換部7002の構成を示すブロック図である。

【0052】

実施の形態3と、実施の形態2とで異なる点は、映像フォーマット変換部7001において、映像合成部6001の出力V1と、主映像垂直拡大縮小回路72の出力を選択し、第2の水平拡大縮小回路70aに inputs する入力選択回路78bが付加され、セレクタ74が第2の水平拡大縮小回路70aの出力V01を選択できるように入力を追加したセレクタ74bに置き換えられ、合成部ラインメモリ60と主映像ラインメモリ73とが、共通の統合ラインメモリ201bとこれを管理するメモリ制御部200bに置き換えられた点であり、その他の点については図3における、映像拡大縮小手段4000、OSD手段5000、映像合成部6001、映像フォーマット変換部7001の構成と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

【0053】

実施の形態3の場合でも、実施の形態2と同様、以下のようにして映像フォーマット変換が可能である。主映像出力がD3ないしD5出力の場合、または主映像出力がD2あるいはD1で映像ソースが480i、480Pの場合、または主映像出力が1080i固定で映像ソースが1080i、720Pの場合には、実施の形態2と同じく、主映像選択回路71の入力a、入力選択回路78bの入力a、副映像選択回路75の入力b、主副映像信号選択回路703の入力bを選択し、第2の水平拡大縮小回路70aは、副映像出力用の処理に使用する。このとき、統合ラインメモリ201bは、映像合成部の一時記憶としてのみ使用する。

【0054】

主映像出力がD2あるいはD1で映像ソースが1080i、720Pの場合でも、実施の形態2と同じく、拡大縮小回路41において、データ放送等で指定される拡大縮小処理に加えて、全画面の場合の水平画素数が960画素となるように縮小し、主映像選択回路71の入力b、入力選択回路78bの入力a、副映像選択回路75の入力bを選択し、主副映像信号選択回路703については入力a、b側を交互に切り替えることにより、第2の水平拡大縮小回路70aを、主映像出力用、副映像出力用の両方の処理に使用する。この

10

20

30

40

50

とき、統合ラインメモリ201bは、映像合成部6002の一時記憶、主映像出力の垂直縮小処理用の両方の用途において使用する。

#### 【0055】

主映像出力が1080i固定で映像ソースが480i、480Pの場合には、主映像選択回路71の入力a、入力選択回路78bの入力b、セレクタ74bの入力c、副映像選択回路75の入力a、主副映像信号選択回路703の入力aを選択し、第2の水平拡大縮小回路70aによる水平拡大処理の前に、主映像垂直拡大縮小回路72によって垂直拡大処理を行う。

#### 【0056】

以上の処理において、必要なメモリ容量は以下のようになる。映像合成部6002において、一時的な記憶を統合ラインメモリ201bのダブルバッファにより構成し、主映像の垂直処理を4タップフィルタで行うために8ライン分のラインメモリを使用するとする。この条件の下、実施の形態2の場合に必要なメモリの容量は、映像合成部6001の一時記憶として、 $1920 \text{ 画素} \times 2 = 3840 \text{ 画素}$ 、垂直処理用のラインメモリとして、 $1920 \text{ 画素} \times 8 = 5760 \text{ 画素}$ 、合計9600画素分必要である。

#### 【0057】

一方、実施の形態3の場合に必要なメモリの容量は、主映像出力がD4あるいはD8出力の場合、または主映像出力がD2あるいはD1で映像ソースが480i、480Pの場合、または主映像出力が1080i固定で映像ソースが1080i、720Pの場合には、映像合成部6002の一時記憶として、 $1920 \text{ 画素} \times 2 = 3840 \text{ 画素}$ 分必要で、主映像出力がD2あるいはD1で映像ソースが1080i、720Pの場合には、映像合成部6002の一時記憶として $960 \text{ 画素} \times 2 = 1920 \text{ 画素}$ 、垂直処理用のラインメモリとして $720 \text{ 画素} \times 8 = 2160 \text{ 画素}$ 、合計4080画素分必要である。主映像出力が1080i固定で映像ソースが480i、480Pの場合には、映像合成部の一時記憶として $720 \text{ 画素} \times 2 = 1440 \text{ 画素}$ 、垂直処理用のラインメモリとして $720 \text{ 画素} \times 8 = 2160 \text{ 画素}$ 、合計3600画素分必要である。したがって、最大で合計4080画素分のメモリが必要とされるにすぎず、実施の形態2に比してメモリの容量が少なくて済む。

#### 【0058】

このように、主映像の出力形式と映像ソースのフォーマットに応じて、記憶容量の配分を変えることができるので、メモリの容量の合計を少なくして回路コストを低減することができる。

#### 【0059】

##### 【発明の効果】

以上のように、本発明によれば、映像フォーマット変換に係るフィルタ処理用演算器、メモリ等の回路を削減し、安価な映像フォーマット変換装置及びこれを用いたデジタル放送受信装置を提供することができるという優れた効果が得られる。

##### 【図面の簡単な説明】

【図1】本発明の実施の形態1における映像フォーマット変換装置を含むデジタル放送受信装置の構成を示すブロック図

【図2】本発明の実施の形態1における映像フォーマット変換装置の構成を示すブロック図

【図3】本発明の実施の形態2における映像フォーマット変換装置の構成を示すブロック図

【図4】本発明の実施の形態2における第2の水平拡大縮小回路の構成を示すブロック図

【図5】本発明の実施の形態3における映像フォーマット変換装置の構成を示すブロック図

【図6】BS/CSデジタル放送で放送される映像フォーマットの仕様を示す図

【図7】D端子の仕様を示す図

【図8】従来の映像フォーマット変換装置を含むデジタル放送受信装置の構成を示すブロック図

10

20

30

40

【図 9】従来の映像フォーマット変換装置における主映像フォーマット変換部の構成を示すブロック図

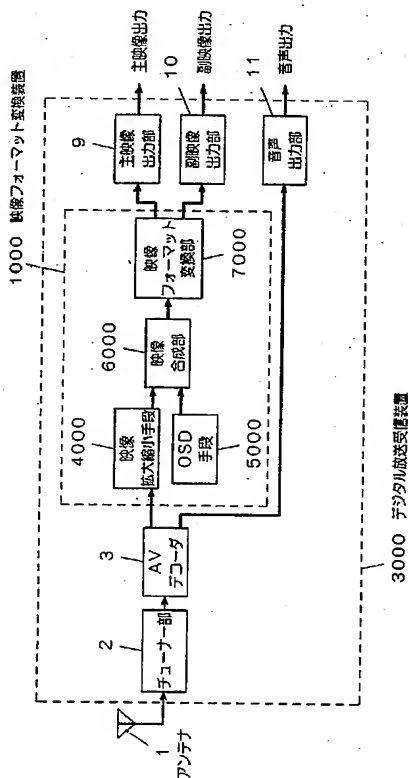
【符号の説明】

- 62a 第1の合成部選択回路  
 63a 第2の合成部選択回路  
 70 第1の水平拡大縮小回路  
 70a 第2の水平拡大縮小回路  
 71 主映像選択回路  
 72 主映像垂直拡大縮小回路  
 73 主映像ラインメモリ  
 74、74b セレクタ  
 75 副映像選択回路  
 76 副映像垂直縮小回路  
 77 副映像ラインメモリ  
 78b 入力選択回路  
 701、702、705、706 ラッチ  
 703 主副映像信号選択回路  
 704 積和演算器  
 4000 映像拡大縮小手段  
 5000 OSD手段  
 6000、6001、6002 映像合成部  
 7000、7001、7002 映像フォーマット変換部

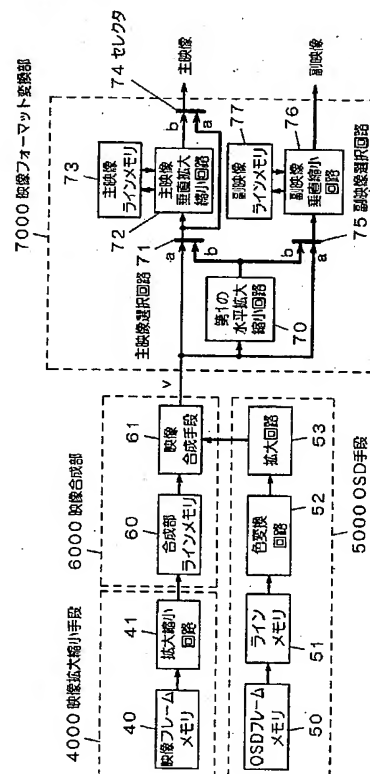
10

20

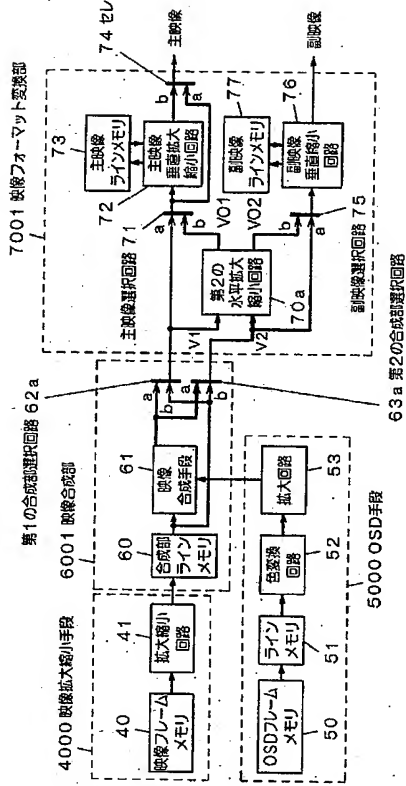
【図 1】



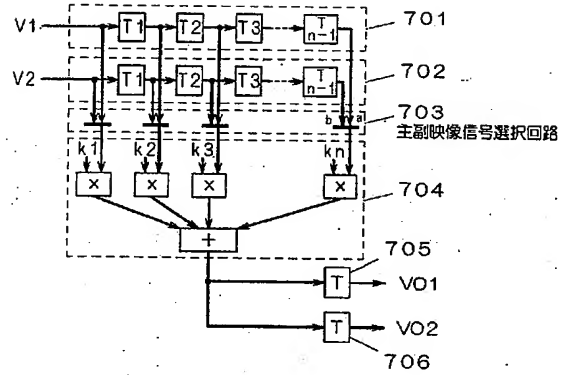
【図 2】



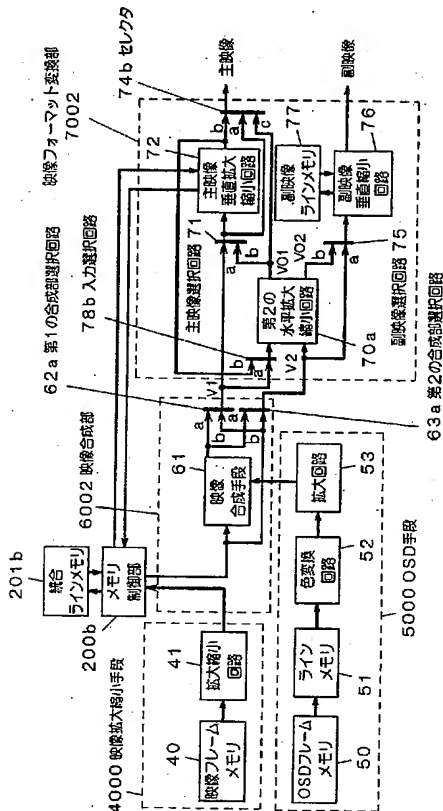
【図 3】



【図 4】



【図 5】



【図 6】

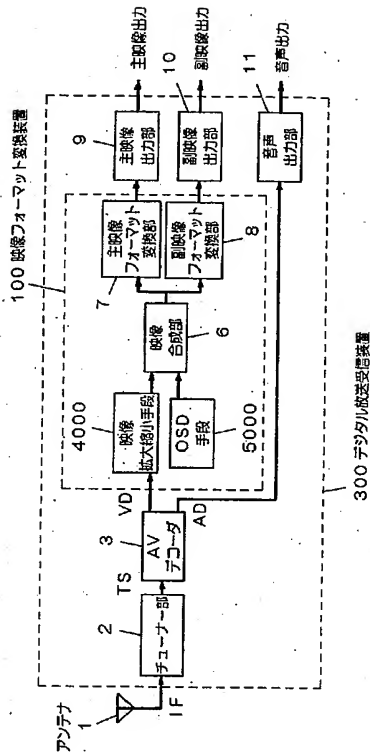
フォーマット	走査線数	有効走査線数	水平画素数	走査方式
480i	525	480	720	飛び越し走査
480p	525	480	720	順次走査
1080i	1125	1080	1920	飛び越し走査
720p	750	720	1280	順次走査

【図 7】

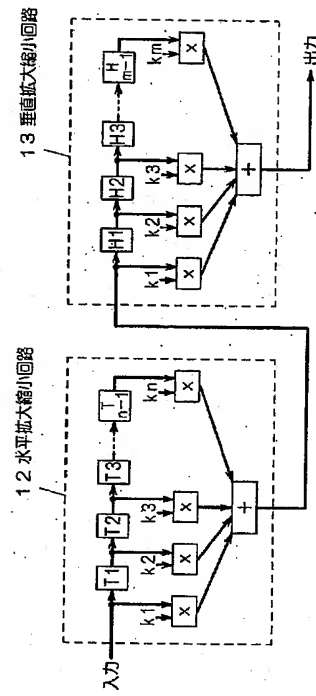
表示	端子を通過する映像信号フォーマット
D1	480i
D2	480i, 480p
D3	480i, 480p, 1080i
D4	480i, 480p, 1080i, 720p
D5	480i, 480p, 1080i, 720p, 1080p



【図 8】



【図 9】



フロントページの続き

(51)Int. Cl. <sup>7</sup>

H 0 4 N 5/278

H 0 4 N 7/01

F I

G 0 9 G 5/00 5 2 0 V

G 0 9 G 5/36 5 2 0 E

テーマコード (参考)

Fターム(参考) 5C023 AA02 AA11 AA14 AA38 BA11 CA05 DA03

5C058 BA18 BA22 BA24 BB12 BB17

5C068 AA01 AA06 BA01 BA04 BA08 BA14 CA23 CA25 EB35 EB37

5C082 AA02 BA02 BA12 BA41 BC19 BD09 CA32 CA56 DA59 MM04